

容量スイッチング素子は、一般的にON抵抗が大きいため、ON時間が長くなると熱損失が極端に増え、放熱処理にコストがかかる。

この発明は、上記に鑑みてなされたもので、スイッチング回路を2種類の特性の異なるスイッチング回路によって構成し、これによって大電流かつ高周波数に対応したワイヤ放電加工を効率よく行うことができ、併せてスイッチング素子の数や発熱量を少なくすることができる放電加工用電源装置を得ることを目的とする。

発明の開示

10 この発明では、電極と前記電極に所定間隔を置いて対向配置される他方の電極としての被加工物との間である極間に放電パルス電流を供給するスイッチング回路を備える放電加工用電源装置において、前記極間での放電開始の検出信号に
15 応答して所定パルス幅の制御パルス信号を発生するパルス幅制御手段を備えるとともに、前記スイッチング回路は、前記制御パルス信号を並列に受ける2つのスイッチング回路であって、前記制御パルス信号を受けて生成した第1駆動パルス信号に従ってスイッチング動作を行う高速動作に適したスイッチング素子を含む第1
20 スwitchング回路と、前記制御パルス信号を受けて生成した第2駆動パルス信号に従って前記第1スイッチング回路の動作開始後に重複期間を有してスイッチング動作を行う低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成されることを特徴とする。

この発明によれば、高速動作に適したスイッチング素子を含む第1スイッチング回路と、低速動作に適したスイッチング素子を含む第2スイッチング回路とを同一放電電流パルス発生期間内で、放電電流が継続するように順次駆動することができるので、大電流かつ高周波の間欠放電電流を発生することができる。したがって、大電流かつ高周波数に対応したワイヤ放電加工を効率よく行うことができる。また、特性の異なるスイッチング素子を用いるので、素子数を低減でき、その結果、発熱量を減らすことができる。

つぎの発明は、上記の発明において、前記スイッチング回路は、前記極間での放電開始の検出信号に応答して生成した駆動パルス信号に従ってスイッチング動作を行う高速動作に適したスイッチング素子と低速動作に適したスイッチング素子とのいずれか一方を含む第1スイッチング回路と、前記制御パルス信号を受けて生成した第2駆動パルス信号に従って前記第1スイッチング回路の動作期間と重複期間を有してスイッチング動作を行う低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成されることを特徴とする。

この発明によれば、第1スイッチング回路は、制御パルス信号を発生する処理時間分、第2スイッチング回路よりも速くスイッチングを行う。したがって、より高速の動作を実現することができる。また、第1スイッチング回路は、高速動作に適したスイッチング素子と低速動作に適したスイッチング素子とのいずれでも用いることができるので、使用素子の選択範囲を広くすることができる。

つぎの発明は、上記の発明において、前記第1スイッチング回路は、高速動作に適したスイッチング素子を含むスイッチング回路である場合には、前記放電開始の検出信号が前記高速動作に適したスイッチング素子の制御端に直接印加されることを特徴とする。

この発明によれば、第1スイッチング回路では、スイッチング素子の駆動手段を省略することができ、構成の簡素化が図れる。

つぎの発明は、上記の発明において、前記第1スイッチング回路は、前記放電開始の検出信号を受けてパルス幅が互いに異なる駆動パルス信号を発生する複数の駆動回路と、外部からの指令に基づき前記複数の駆動回路のいずれか一つが出力する駆動パルス信号を選択して前記スイッチング素子の制御端に印加する選択回路とを備えたことを特徴とする。

この発明によれば、高速動作を行うスイッチング素子の駆動時間を任意に可変制御することができる。

つぎの発明は、上記の発明において、前記スイッチング回路は、前記放電開始の検出信号に応答して生成した駆動パルス信号に従ってスイッチング動作を行う

高速動作に適したスイッチング素子を含む第1スイッチング回路と、前記第1スイッチング回路の動作開始後に重複期間を有してスイッチング動作を行うように制御される低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成され、前記パルス幅制御手段は、前記発生する制御パルス信号のパルス幅を

5 前記第2スイッチング回路において対向するスイッチング素子間で互いに異なる値に制御することを特徴とする。

この発明によれば、低速動作に適したスイッチング素子を含むスイッチング回路を用いて、間欠放電1パルス当たりの投入エネルギーが大きい環流ドライブ方式を実現することができる。したがって、大電流を必要とする太線ワイヤ電極を用いたワイヤ放電加工が可能となる。

10

つぎの発明は、上記の発明において、前記パルス幅制御手段は、前記対向するスイッチング素子の一方が導通状態になる期間を与える第1パルス幅に設定した制御パルス信号を発生し、前記一方のスイッチング素子の駆動手段に与える第1設定手段と、前記対向するスイッチング素子の他方が導通状態になる期間を与える前記第1パルス幅とは異なる値の第2パルス幅に設定した制御パルス信号を発生し、前記他方のスイッチング素子の駆動手段に与える第2設定手段とを備えたことを特徴とする。

15

この発明によれば、低速動作に適したスイッチング素子を含むスイッチング回路において対向するスイッチング素子毎に異なるパルス幅の制御パルス信号を発生することができる。

20

つぎの発明は、上記の発明において、前記パルス幅制御手段は、第1パルス幅に設定した制御パルス信号を発生する設定手段と、前記第1パルス幅を延長した第2パルス幅の制御パルス信号を出力する延長手段と、外部からの指令に従い前記対向するスイッチング素子それぞれを駆動する駆動手段に対し、それぞれのスイッチング素子を導通状態にするパルス幅を持つ制御パルス信号として、前記第1パルス幅を持つ制御パルス信号と前記第2パルス幅を持つ制御パルス信号とを切り替えて出力する切替手段とを備えたことを特徴とする。

25

14/1

この発明によれば、低速動作に適したスイッチング素子を含むスイッチング回路において対向するスイッチング素子に対し、外部からの指令に従って、異なるパルス幅の制御パルス信号を与えることができる。

つぎの発明は、上記の発明において、前記パルス幅制御手段は、前記対向する

この発明によれば、高速動作に適したスイッチング素子を含むスイッチング回路において対向するスイッチング素子のそれぞれを駆動する駆動手段は、適切に設定されたパルス幅をもつ駆動パルス信号を発生しそれぞれのスイッチング素子を駆動することができるので、素子の負荷バランスを採ることができる。

- 5 つぎの発明は、上記の発明において、前記第1駆動パルス信号のパルス幅は、前記制御パルス信号のパルス幅よりも小さい固定のパルス幅であり、前記第2駆動パルス信号のパルス幅は、前記第1駆動パルス信号のパルス幅よりも大きい関係を維持して前記制御パルス信号のパルス幅を放電開始前に外部から変更設定する手段による操作によって変更設定できるようになっていることを特徴とする。

- 10 この発明によれば、制御パルス信号のパルス幅を放電開始前に外部から変更設定することによって低速動作に適するスイッチング素子のオン動作時間を外部から任意に設定することができる。

- つぎの発明は、電極と前記電極に所定間隔を置いて対向配置される他方の電極としての被加工物との間である極間での放電開始に応答して、第1パルス幅の制御パルス信号を発生する第1パルス幅制御手段、および前記第1パルス幅とは異なる値の第2パルス幅の制御パルス信号を発生する第2パルス幅制御手段と、前記第1パルス幅の制御パルス信号を受けて前記極間に放電パルス電流を供給するスイッチング回路であって、低速動作に適したスイッチング素子を含む第1スイッチング回路と、前記第2パルス幅の制御パルス信号を受けて前記極間に放電パルス電流を供給するスイッチング回路であって、高速動作に適したスイッチング素子を含む第2スイッチング回路と、前記極間での放電開始時の放電状態が、正常放電状態と即放電状態と短絡状態とのいずれであるかを判別する放電状態判別手段と、前記放電状態判別手段の判別結果が、正常放電状態を示すときは前記第1パルス幅制御手段に出力指示を出し、即放電状態ないしは短絡状態を示すときは前記第2パルス幅制御手段に出力指示を出す電流パルス選択手段とを備えたことを特徴とする。
- 20
- 25

この発明によれば、大電流を印加する正常放電時では、低速動作に適したスイ

スイッチング回路を動作させ、繰り返す周波数が高くなる短絡や即放電時では、高速動作に適したスイッチング回路を動作させることができる。したがって、大電流かつ高周波数に対応したワイヤ放電加工を効率よく行うことができる。また、特

に適した素子であるので、遅延時間 t_{s1} は小さく、オン動作状態にある期間 ($t_2(\text{on})$) も小さくてよい。したがって、第7図(5)(7)に示すように、スイッチング素子 $S1a$, $S1b$ の遅延時間 t_{s1} と、スイッチング素子 $S2a$, $S2b$ の遅延時間 t_{s2} とは、 $t_{s1} > t_{s2}$ となっている。

5 また、第7図(4)(6)に示すように、駆動パルス信号 $PD1$, $PD2$ のパルス幅は、 $PD1 > PD2$ となっている。なお、駆動パルス信号 $PD1$ のパルス幅は、発振制御回路4が出力する制御パルス信号 PC のパルス幅と同じパルス幅を持っているが、終了時刻は外部から変更設定できるようになっている。一方、駆動パルス信号 $PD2$ のパルス幅は、その役割から固定値を用いてよい。

10 その結果、第7図(8)に示すように、極間電流 IME として、最初に時間 t_{r2} ($t_k + t_c + t_d + t_{s2} = t_{r2}$) の経過後にスイッチング素子 $S2a$, $S2b$ を流れる電流 $IME2$ が現れ、その後、時間 t_{r1} ($t_k + t_c + t_d + t_{s1} = t_{r1}$) の経過後にスイッチング素子 $S1a$, $S1b$ を流れる電流 $IME1$ が現れることになる。この電流 $IME2$ は、従来例で説明した放電維持電流 $IWE22$ に対応し、
15 電流 $IME1$ は、従来例で説明した大電流の放電加工電流 $IWE11$ に対応していることが解る。

そして、スイッチング素子 $S1a$, $S1b$ がオン動作状態にある期間 ($t_1(\text{on})$) と、スイッチング素子 $S2a$, $S2b$ がオン動作状態にある期間 ($t_2(\text{on})$) との時間位置と大きさを調節することによって、第7図(8)に示
20 すように、放電維持電流 $IWE2$ と放電加工電流 $IWE1$ とが大きな重なり部分を持つように発生させることができる。

第8図では、以上説明した極間電流 IWE に関わる部分の動作波形が抜き出して示されている。第8図において、所定の極間電圧 VWE が極間に印加されると(1)、放電開始電流 $IWE0$ が流れ(2)、放電検出回路3が極間電圧 VWE の低下を検出した
25 放電開始時刻 t_0 に開始指令パルス信号 PK を出力する(3)。放電開始時刻 t_0 から時間 t_{r2} を経過した時点は、放電開始電流 $IWE0$ がピーク値を過ぎた当たりになっている(9)。

S 2 a, S 2 b を異なる特性のスイッチング素子で構成する。例えば、第 1 図に示すスイッチング素子 1 (F E T 1) とスイッチング素子 4 (I G B T) とを組み合わせ使用するようにした。その結果、上記した問題が解決され、少ないスイッチング素子数で特性 3 8 に示すように高速応答かつ大電流低損失な放電加工電源装置を実現することができる。

なお、特性 3 9 は、従来例で説明した第 1 図のスイッチング素子 2 (F E T 2) を使用した回路構成における加工速度と発熱量との関係を示すが、この発明によって得られる特性 3 8 との比較から、この発明では、 $300 \text{ mm}^2 / \text{min}$ の加工速度時での発熱量が約 $2/3$ と大幅に低減できたことが解る。

このように、実施の形態 1 によれば、放電加工における予備放電から加工電流投入までの遅延時間の期間中、極間に形成された導電路を消滅させることなく安定的に維持し続け得るようにしたので、加工電流投入失敗による加工効率の低下が防止できる。電極線の不要な断線も抑制することができる。したがって、加工効率や加工速度を向上させることができる。

また、予備放電から滑らかに加工電流を投入することができるので、加工面の荒れを抑制し、加工精度や加工品質を向上させることができる。さらに、スイッチング応答時間の比較的低速な大容量素子も使用できるようになったので、素子数が低減できる。その結果、電源装置自体も小型化が図れ、安価に提供できる。

加えて、単一のスイッチング回路では実現できない大電流かつ高周波スイッチング動作が両立可能となるので、太線ワイヤ電極を使用した高速加工が可能となる。実施の形態 2.

第 1 0 図は、この発明の実施の形態 2 である放電加工用電源装置が備える電源制御回路の構成を示すブロック図である。なお、第 1 0 図では、実施の形態 1 (第 6 図) に示した構成と同一ないしは同等である構成部分には、同一の符号が付されている。ここでは、この実施の形態 2 に関わる部分を中心に説明する。

すなわち、この実施の形態 2 による電源制御回路は、実施の形態 1 (第 1 図) に示した放電加工用電源装置におけるスイッチング素子 S 1 a, S 1 b, S 2 a,

ライブ回路5 a, 5 bに出力する(第11図(3))。

これによって、ドライブ回路5 a, 5 bは、遅延時間 $t_k + t_c + t_d$ 後に所定パルス幅を持つ駆動パルス信号PD1をスイッチング素子S1 a, S1 bに出力しオン駆動する(第11図(4))。スイッチング素子S1 a, S1 bは、遅延時間 t_{s1} 後に、一定期間 t_1 (on)だけオン動作状態になる(第11図(5))。スイッチング素子S1 a, S1 bを流れる電流IWE1は、浮遊インダクタンスL1, L2を通過して極間に現れるので、一定期間 t_1 (on)内、ある傾きを持って上昇を続け、一定期間 t_1 (on)の終了と同時に下降に転ずる(第11図(8))。

一方、ドライブ回路6 a, 6 bは、遅延時間 $t_k + t_d$ 後に所定パルス幅を持つ駆動パルス信号PD2をスイッチング素子S2 a, S2 bに出力しオン駆動する(第11図(6))。スイッチング素子S2 a, S2 bは、遅延時間 t_{s2} 後に、一定期間 t_2 (on)だけオン動作状態になる(第11図(7))。スイッチング素子S2 a, S2 bを流れる電流IWE2は、浮遊インダクタンスL1, L2を通過して極間に現れるので、一定期間 t_2 (on)内、ある傾きを持って上昇を続け、一定期間 t_2 (on)の終了と同時に下降に転ずる(第11図(8))。

駆動パルス信号PD1, PD2のパルス幅は、実施の形態1と同様に、 $PD1 > PD2$ となっている(第11図(4)(6))。駆動パルス信号PD1のパルス幅は、発振制御回路4が出力する制御パルス信号PCのパルス幅と同じパルス幅を持っているが、終了時刻は外部から変更設定できる。一方、駆動パルス信号PD2のパルス幅は、その役割から固定値を用いてよい。

また、スイッチング素子S1 a, S1 bの遅延時間 t_{s1} と、スイッチング素子S2 a, S2 bの遅延時間 t_{s2} とは、実施の形態1と同様に、 $t_{s1} > t_{s2}$ となっている(第11図(5)(7))。

この実施の形態2では、スイッチング素子S2 a, S2 bは、発振制御回路4での遅延時間 t_c を省略したタイミングでオン動作を行うので、スイッチング素子S1 a, S1 bよりも少なくとも遅延時間 t_c の分だけ速くオン動作状態にな

制御回路の構成を示すブロック図である。なお、第 13 図では、実施の形態 2 (第 10 図) に示した構成と同一ないしは同等である構成部分には、同一の符号が付されている。ここでは、この実施の形態 3 に関わる部分を中心に説明する。

すなわち、この実施の形態 3 による電源制御回路は、実施の形態 1 (第 1 図) に示した放電加工用電源装置におけるスイッチング素子 S1a, S1b, S2a, S2b を駆動制御する回路である。構成要素は、第 13 図に示すように、実施の形態 2 (第 10 図) に示した構成に加えて、ドライブ回路 7a, 7b と、数値制御装置 8 と、切替器 9 とが追加されている。

ドライブ回路 7a, 7b の入力信号は、ドライブ回路 6a, 6b と同様に、放電検出回路 3 が出力する開始指令パルス信号 PK である。ドライブ回路 6a の出力 (駆動パルス信号 PD2) とドライブ回路 7a の出力 (駆動パルス信号 PD3) が一組として切替器 9 に入力されている。また、ドライブ回路 6b の出力 (駆動パルス信号 PD2) とドライブ回路 7a b 出力 (駆動パルス信号 PD3) が一組として切替器 9 に入力されている。

切替器 9 は、外部の数値制御装置 8 からの指示に従って、ドライブ回路 6a の出力 (駆動パルス信号 PD2) とドライブ回路 7a の出力 (駆動パルス信号 PD3) のいずれか一方を選択してスイッチング素子 S2a に与え、ドライブ回路 6b の出力 (駆動パルス信号 PD2) とドライブ回路 7a b 出力 (駆動パルス信号 PD3) のいずれか一方を選択してスイッチング素子 S2b に与えるように動作する。

ここで、ドライブ回路 6a, 7a で生成するスイッチング素子 S2a をオン駆動する時間は、予め設定されている一定時間であるが、ドライブ回路 6a とドライブ回路 7a では、その一定時間が異なった設定になっている。したがって、スイッチング素子 S2a のオン駆動についてドライブ回路 6a とドライブ回路 7a を切替器 9 によって切り替えることによって、スイッチング素子 S2a のオン時間を変更することができる。

これと同様に、ドライブ回路 6b, 7b で生成するスイッチング素子 S2b を

請 求 の 範 囲

1. (補正後)電極と前記電極に所定間隔を置いて対向配置される他方の電極としての被加工物との間である極間に放電パルス電流を供給するスイッチング回路を
5 備える放電加工用電源装置において、

前記極間での放電開始の検出信号に応答して所定パルス幅の制御パルス信号を発生するパルス幅制御手段を備えるとともに、

前記スイッチング回路は、

- 前記制御パルス信号を並列に受ける2つのスイッチング回路であって、前記制
10 御パルス信号を受けて生成した第1駆動パルス信号に従ってスイッチング動作を行う高速動作に適したスイッチング素子を含む第1スイッチング回路と、前記制御パルス信号を受けて生成した第2駆動パルス信号に従って前記第1スイッチング回路の動作開始後に重複期間を有してスイッチング動作を行う低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成される、
15 ことを特徴とする放電加工用電源装置。

2. (補正後) 前記スイッチング回路は、

- 前記極間での放電開始の検出信号に応答して生成した駆動パルス信号に従って
スイッチング動作を行う高速動作に適したスイッチング素子と低速動作に適した
20 スwitchング素子とのいずれか一方を含む第1スイッチング回路と、 前記制御パルス信号を受けて生成した第2駆動パルス信号に従って前記第1スイッチング回路の動作期間と重複期間を有してスイッチング動作を行う低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成される、

ことを特徴とする請求の範囲第1項に記載の放電加工用電源装置。

- 25 3. 前記第1スイッチング回路は、高速動作に適したスイッチング素子を含むスイッチング回路である場合には、前記放電開始の検出信号が前記高速動作に適し

たスイッチング素子の制御端に直接印加されることを特徴とする請求の範囲第2項に記載の放電加工用電源装置。

4. 前記第1スイッチング回路は、

5 前記放電開始の検出信号を受けてパルス幅が互いに異なる駆動パルス信号を発生する複数の駆動回路と、

外部からの指令に基づき前記複数の駆動回路のいずれか一つが出力する駆動パルス信号を選択して前記スイッチング素子の制御端に印加する選択回路と、

を備えたことを特徴とする請求の範囲第2項に記載の放電加工用電源装置。

10

5. (補正後) 前記スイッチング回路は、

前記放電開始の検出信号に応答して生成した駆動パルス信号に従ってスイッチング動作を行う高速動作に適したスイッチング素子を含む第1スイッチング回路と、前記第1スイッチング回路の動作開始後に重複期間を有してスイッチング動作を行うように制御される低速動作に適したスイッチング素子を含む第2スイッチング回路とで構成され、

15

前記パルス幅制御手段は、前記発生する制御パルス信号のパルス幅を前記第2スイッチング回路において対向するスイッチング素子間で互いに異なる値に制御する、

20

ことを特徴とする請求の範囲第1項に記載の放電加工用電源装置。

6. 前記パルス幅制御手段は、

前記対向するスイッチング素子の一方が導通状態になる期間を与える第1パルス幅に設定した制御パルス信号を発生し、前記一方のスイッチング素子の駆動手段に与える第1設定手段と、

25

前記対向するスイッチング素子の他方が導通状態になる期間を与える前記第1パルス幅とは異なる値の第2パルス幅に設定した制御パルス信号を発生し、前記

49/1

他方のスイッチング素子の駆動手段に与える第2設定手段と、

9. 前記パルス幅制御手段は、

第1パルス幅に設定した制御パルス信号を発生する第1設定手段と、

前記第1パルス幅を延長した第2パルス幅の制御パルス信号を出力する延長手段と、

5 外部からの指令に従い前記対向するスイッチング素子それぞれを駆動する駆動手段に対し、それぞれのスイッチング素子を導通状態にするパルス幅を持つ制御パルス信号として、前記第1パルス幅を持つ制御パルス信号と前記第2パルス幅を持つ制御パルス信号とを切り替えて出力する切替手段と、を備え、さらに、

10 前記第1スイッチング回路において対向するスイッチング素子のそれぞれを導通状態にする期間を与えるパルス幅を設定する第2設定手段を備え、

前記第1スイッチング回路において対向するスイッチング素子のそれぞれを駆動する駆動手段は、前記放電開始の検出信号を受けて、前記第2設定手段が設定したパルス幅をもつ駆動パルス信号を発生しそれぞれのスイッチング素子を駆動する、

15 ことを特徴とする請求の範囲第5項に記載の放電加工用電源装置。

10. (補正後) 前記第1駆動パルス信号のパルス幅は、前記制御パルス信号のパルス幅よりも小さい固定のパルス幅であり、前記第2駆動パルス信号のパルス幅は、前記第1駆動パルス信号のパルス幅よりも大きい関係を維持して前記制御パルス信号のパルス幅を放電開始前に外部から変更設定する手段による操作によ

20 って変更設定できるようになっている、

ことを特徴とする請求の範囲第1項に記載の放電加工用電源装置。

11. 電極と前記電極に所定間隔を置いて対向配置される他方の電極としての被加工物との間である極間での放電開始に応答して、第1パルス幅の制御パルス信号を発生する第1パルス幅制御手段、および前記第1パルス幅とは異なる値の第2パルス幅の制御パルス信号を発生する第2パルス幅制御手段と、

25

51/1

前記第1パルス幅の制御パルス信号を受けて前記極間に放電パルス電流を供給するスイッチング回路であって、低速動作に適したスイッチング素子を含む第1スイッチング回路と、

前記第2パルス幅の制御パルス信号を受けて前記極間に放電パルス電流を供給

第19図

